

1N4626 型齐纳二极管的低噪声关键技术研究

刘兴辉, 刘通

(辽宁大学 物理学院 沈阳市光电子功能器件与检测技术重点实验室, 沈阳 110036)

摘要: 分析了二极管的噪声机理和降低噪声的措施, 探索了低噪声齐纳二极管的特殊制作工艺, 包括 Si 平面结加保护环、掺氯缓慢升降温氧化、CVD 表面钝化、凸点电镀等。用此组合降噪工艺研制的 1N4626 型齐纳二极管噪声谱密度典型值达到 $0.11 \mu\text{V}/\sqrt{\text{Hz}}$ (2 kHz 频率点), 比设计指标 $4.0 \mu\text{V}/\sqrt{\text{Hz}}$ 低一个数量级。

关键词: 齐纳二极管; 噪声; 表面钝化; 凸点电镀; 保护环

中图分类号: TN315.2 **文献标识码:** A **文章编号:** 1003-353X (2009) 05-0478-04

Study on the Key Technology of 1N4626 Low-Noise Zener Diode

Liu Xinghui, Liu Tong

(Shenyang Key Laboratory of Photoelectronic Devices and Detection Technology,
College of Physics, Liaoning University, Shenyang 110036, China)

Abstract: The noise mechanism and the effective measures to reduce noise were analyzed, and special preparation technology of low-noise Zener diode was explored including additional guard-ring structure, the chlorine-doped oxidation with temperature rising and falling slowly, CVD surface passivation, bump plating and so on. By using combination technologies, the typical noise spectral density for the 1N4626 Zener diode is $0.11 \mu\text{V}/\sqrt{\text{Hz}}$ (2 kHz frequency), which is an order of magnitude smaller than the noise index.

Key words: Zener diode; noise; surface passivation; bump plating; guard-ring

EEACC: 2560

0 引言

齐纳二极管常应用于小功率的电源设备中, 或浪涌保护、过压保护、电弧抑制、串联型稳压电路中, 起稳定直流输出电压的作用。二极管的噪声直接反映其内部的潜在缺陷, 这种缺陷可能暂时不会影响它的正常工作, 但遇到适当的外界条件变化或自身变化, 就可能出现异常, 甚至失效。对一般的民用电器及工厂装备等, 出于成本和使用条件等方面考虑, 对器件的噪声要求不很严, 出现故障可更换器件继续工作。但对航空、航天等特殊应用来讲, 潜在的隐患是十分危险的, 它可使运载火箭、导弹偏离预定弹道, 卫星飞出正常轨道, 造成无可挽回的损失。因此, 二极管的低噪声控制具有重要

意义和实际应用价值。

本文低噪声 1N4626 型齐纳二极管的研制任务是由某航天院所提出的, 该二极管将应用于某航天工程, 因此对噪声指标有比较严格的要求。

1 二极管噪声机理

目前已经发现二极管内部的噪声主要包括热噪声、 $1/f$ 噪声、爆裂噪声等^[1]。热噪声电流和电压分别为

$$\overline{i_N^2} = 4kTG \cdot \Delta f \quad (1)$$

$$\overline{e_N^2} = 4kTR \cdot \Delta f \quad (2)$$

即热噪声由电阻 R 和温度 T 决定, 与频率无关。其中的电阻主要来源于体电阻和电极接触电阻, 理论上可通过减小这两种电阻的办法来降低热噪声。但受齐纳二极管稳压值的要求, 一般不采用减小体电阻的方法, 主要是靠减小电极接触电阻来降低热

基金项目: 辽宁省自然科学基金项目资助 (20082050)

噪声。实验发现, 由于器件在制造过程中的表面损伤, 原子价键的不饱和以及与环境气氛的接触、受沾污等原因, 在表面会形成界面态^[2], 随着器件周围气氛的变化和外加电场的影响, 被电子所占据的界面态数将有无规则的起伏, 这就使表面和体内电导受到无规则的调制, 从而产生 $1/f$ 噪声。 $1/f$ 噪声属于低频噪声, 对器件低频性能好坏起关键作用。由于晶格缺陷 (如边缘位错等), 在半导体中起复合中心作用的杂质在结表面缺陷处存在沉积等, 都会使 pn 结漏电流增大, 从而使 $1/f$ 噪声增大。而爆裂噪声主要来源是晶体缺陷、表面态 (界面态) 和引入的起复合中心作用的杂质^[1]。

由此可看出, 降低噪声的措施应包括: 选用无位错、寿命长的单晶; 尽量避免在制造过程中引入起复合中心作用的杂质; 采用特殊制造技术。

2 1N4626 型二极管的低噪声制作技术

1N4626 型低噪声齐纳二极管的稳压值为 5.6 V, 因此 pn 结的结深较浅, 在 n 型衬底上扩散杂质 B 时不必采用“两步扩散”工艺, 只需预扩散即可。采用的预扩散温度为 1 100 °C, 主结的表面杂质浓度可近似取为杂质 B 在 Si 中的固溶度 $4 \times 10^{20} \text{ cm}^{-3}$ 。由于噪声功率谱密度要求在 $4.0 \mu\text{V}/\sqrt{\text{Hz}}$ 以下 (普通二极管对噪声没有特殊要求), 实现噪声指标的困难主要在制作工艺上, 需要在普通二极管工艺基础上, 探索特殊制作工艺。

2.1 Si 平面结加保护环工艺

对于低稳压值的浅结器件, pn 结表面棱角处的曲率半径较小, 电场更集中, 因此 pn 结的击穿会提前发生在表面处。由于表面处存在表面态以及缺陷较体内严重, 因而会增大器件的噪声。针对此种情况, 采用了 Si 平面结加保护环工艺, 如图 1 所示, 首先在衬底上扩一个结深比主结更深的保护环, 然后在保护环中间扩结深相对较浅的圆形主结, 使主结的棱角与保护环交叠。通过计算, 在实际工艺中将主结结深控制在 $1 \mu\text{m}$ 左右, 保护环结深控制在 $1.2 \sim 2 \mu\text{m}$ 。由于保护环处结深较深, 击穿电压较高, 主结表面棱角处击穿电压被提高, 确保 pn 结击穿发生在主结体内, 消除了表面电场的影响, 从而避免因表面击穿带来的噪声增加。

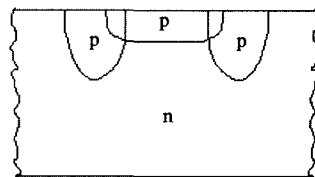


图 1 加保护环的 pn 结剖面图
Fig.1 Profile of pn junction with guard-ring structure

2.2 掺氯慢升温慢降温氧化技术

该技术是掺氯氧化和慢升温慢降温氧化相结合的一种工艺。在实际操作中, 采用两步掺氯: 氧化前用含氯化氢的干氧清洗石英管, 高温下 Cl 可以和包括 Na 在内的多种金属杂质作用, 使石英管中的 Na 离子生成挥发性的氯化物, Na 离子含量大大降低。在氧化时掺入三氯乙烷 (C_2HCl_3), Cl 集中分布在 Si-SiO₂ 界面附近, 使迁移过来的 Na 离子的正电荷效应减弱, 丧失电活性。同时由于在掺 Cl 氧化时, Cl 进入 SiO₂ 层中, 有使网络结构发生变形与催化界面反应的作用, 氧化物的扩散速率及氧化反应速率增加 10% ~ 15%^[3]。掺 Cl 还可降低 SiO₂ 层中的固定电荷和界面态密度, 从而降低器件噪声。在热氧化中, 将掺入氯化物的浓度保持在 3% 以下, 否则过多的氯化物离子将导致器件不稳定^[4]。

氧化是芯片制造中的高温工序。高温下, 在 Si 片表面生长 SiO₂ 掩膜时, 由于 SiO₂ 与 Si 的热膨胀系数不同, 氧化降温时会使 Si 表面被 SiO₂ 牵制而处于拉伸状态, 在 Si 表面引起应力, 从而产生位错, 这也将增大器件的噪声。为了克服这一缺点, 在氧化过程中采用慢升温慢降温和缓慢进出舟的方法来避免晶格产生新缺陷。具体步骤见图 2, 在 1 160 °C 温度下, 通入 C_2HCl_3 清洗管道 30 min, 然后降到 900 °C 后进舟 (10 min), 升温到 1 160 °C 开始氧化, 其中前 15 min 干氧, 再 90 min 湿氧, 后 15 min 干氧。其中, 湿氧的水浴温度为 98 °C, 最后 15 min 干氧时通 C_2HCl_3 , 然后降到 900 °C 出舟。用此方法生长的氧化层厚度可达 700 ~ 800 nm, 质量很好, 没有明显缺陷。

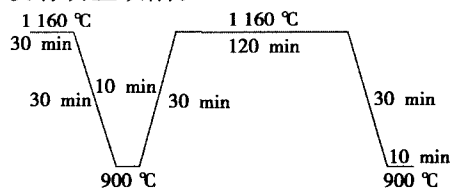
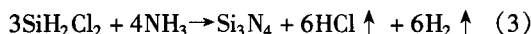


图 2 氧化工艺中的升降温曲线
Fig.2 Curve of temperature change in the oxidation process

2.3 CVD 表面钝化技术

SiO_2 层对 Na 离子没有阻挡作用, 在高温或电场作用下, Na 离子在氧化层中扩散或漂移, 使得器件噪声变大且电特性不稳定。因此, 在金属化之前, 为避免后续工艺引进的表面沾污, 须采用 CVD 表面钝化技术, 在 Si 片上淀积一保护层。

Si_3N_4 能阻挡 Na 离子进入氧化层并很好地抑制潮气的扩散, 通常被用做 Si 片最终的钝化保护层, 但膜厚要小于 180 nm, 否则容易发生龟裂。本文工艺中, Si_3N_4 是通过在 LPCVD 淀积系统中, 二氯硅烷 (SiH_2Cl_2) 与 NH_3 在 800 °C 下反应得到的, 化学反应式为



反应中, SiH_2Cl_2 的流量为 10 mL/min, NH_3 的流量为 150 mL/min, Si_3N_4 的淀积速率为 6 nm/min, 淀积 25 min, Si_3N_4 薄膜厚度 150 nm。

如果在衬底 Si 上直接淀积 Si_3N_4 薄膜, 由于两者膨胀系数差异较大, 界面附近将产生较大的内应力而引起缺陷, 从而具有较高的陷阱和界面密度^[5], 会导致器件的噪声增大。因此, 在 Si_3N_4 层和 Si 之间保留了 SiO_2 层, 构成 Si_3N_4 - SiO_2 复合介质层, 如图 3 所示。其中, SiO_2 的膨胀系数介于 Si_3N_4 和 Si 之间, 具有减小界面附近内应力的作用, 而 Si_3N_4 层具有阻挡 Na 离子和潮气的作用。这种在 SiO_2 层上用 LPCVD 淀积 Si_3N_4 的表面钝化也可大大降低器件的噪声。

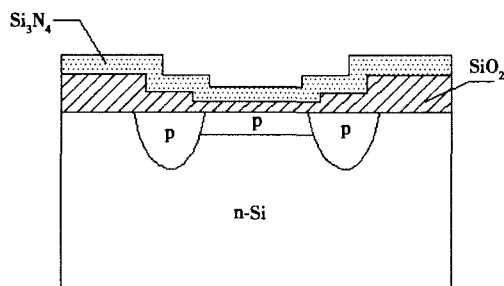


图 3 Si_3N_4 - SiO_2 复合介质层剖面图

Fig.3 Profile of Si_3N_4 - SiO_2 composite dielectric layers

2.4 凸点电镀技术

以完成 Ti-Ni-Ag 金属化后的芯片为例, 为了在封装时使芯片正面与管壳电极的接触良好, 避免中间有空隙, 在金属化之后采取了凸点电镀的方法, 在 Si 片正面金属层表面镀上一层 Ag, 将表面垫高, 如图 4 所示。具体步骤为: 利用一定比例的

AgNO_3 、偏重亚硫酸钾 ($\text{K}_2\text{S}_2\text{O}_5$)、硫代硫酸钠 ($\text{Na}_2\text{S}_2\text{O}_3$)、去离子水, 在通电情况下, 将阴、阳两极 (Ag 板为阳极, Si 片为阴极) 放入电镀槽内, 电流为 8 mA, 电镀时间为 5 ~ 6 h, 最后凸点高度达到 25 μm 左右。这样, 在封装时芯片和管壳之间就避免了空隙的产生, 因此减小了电极的接触电阻, 从而达到降低器件热噪声的作用。

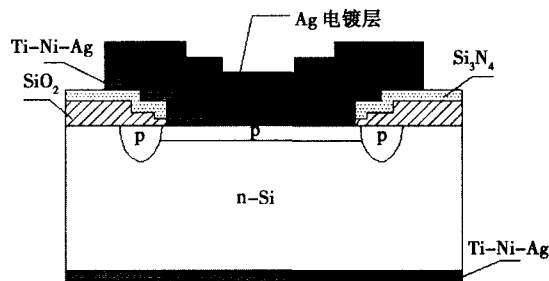


图 4 凸点电镀后的芯片剖面图

Fig.4 Profile of the chip with bump plating technology

除采取以上组合降噪工艺外, 低噪声齐纳二极管的其他工艺步骤与普通齐纳二极管基本相同。从投片到封装结束, 共 26 道施工工序。

3 1N4626 型二极管噪声测试

对采取组合降噪工艺后的芯片进行了封装, 并对封装后的齐纳二极管样品进行了噪声测试, 测试采用精确的互谱测量法。双通道放大器两个通道的放大倍数均为 170, 互功率谱平均次数为 128, 测试电流为 250 μA , 测量频率段为 0 ~ 100 kHz。图 5 给出了 1N4626 二极管的典型噪声谱密度曲线。由图 5 可看出, 噪声谱密度曲线的平坦性很好, 并且保持在一个较低的水平, 在 $f = 2$ kHz 频率点, 1N4626 的噪声谱密度为 0.11 $\mu\text{V}/\sqrt{\text{Hz}}$, 这表明 1N4626 齐纳二极管器件的缺陷较少, 噪声很小, 噪声典型值比要求的指标低一个数量级。因此, 该器件用在航空、航天工程中, 可靠性相当高。

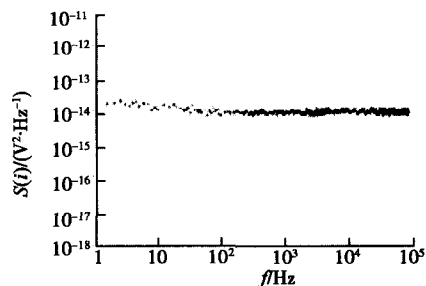


图 5 1N4626 二极管的噪声谱密度曲线

Fig.5 Curve of noise spectral density for the 1N4626 Zener diode

4 结论

本文以实现齐纳二极管的低噪声性能为目的,从器件的噪声产生机理入手,提出了实现二极管低噪声的特殊工艺设计,并在实际工艺中得到了验证。用此方法研制的 1N4626 齐纳二极管,在 $250\ \mu\text{A}$ 的测试电流下, $f = 2\ \text{kHz}$ 频率点的噪声谱密度 N_D 为 $0.11\ \mu\text{V}/\sqrt{\text{Hz}}$ 。

参考文献:

- [1] 戴逸松. 噪声电子学[M]. 济南: 山东科学技术出版社, 1997: 48-65.
- [2] 刘恩科, 朱秉升, 罗晋生, 等. 半导体物理学[M]. 北京: 电子工业出版社, 2003: 102-105.
- [3] 黄汉尧, 李乃平. 半导体器件工艺原理[M]. 上海: 上海

科学技术出版社, 1985: 162-163.

- [4] QUIRK M, SERDA J. 半导体制造技术[M]. 韩郑生, 译. 北京: 电子工业出版社, 2004: 236-237.
- [5] 黄汉尧, 李乃平, 孙青, 等. 半导体器件工艺原理[M]. 北京: 国防工业出版社, 1980: 194-195.

(收稿日期: 2008-11-13)



作者简介:

刘兴辉(1972—), 男, 辽宁辽阳人, 工学博士, 副教授, 辽宁省高等学校优秀青年骨干教师, 辽宁大学中青年骨干教师, 主要研究方向及技术专长为半导体技术、超深亚微米与纳米集成电路基础材料、制造技术及设计理论;

刘通(1984—), 男, 辽宁盘锦人, 硕士研究生, 微电子学与固体电子学专业, 主要研究方向为半导体器件技术。

(上接第 451 页)

3 结论

目前普遍认为电流崩塌分为漏延迟和栅延迟两种, 其中栅延迟的现象通过 Si_3N_4 的钝化, 电流崩塌显著减小, 输出功率也得到相应的提高。当器件表面被适当的介质钝化时, 表面的极化电荷被移到钝化介质层内, 隧穿电流减弱, 极大地抑制器件的电流崩塌。通过实验优化了钝化工艺, 得到了最佳钝化工艺参数。经过 N_2 等离子体预处理, 使用单频 PECVD 淀积了折射率为 2.1 ~ 2.2 的 SiN_x , 器件饱和电流密度达到 $1\ 100\ \text{mA}/\text{mm}$, 电流崩塌量小于 10%, 栅源、栅漏电压为 $-20\ \text{V}$ 时, 泄漏电流为 $10^{-5}\ \text{A}$ 。

参考文献:

- [1] SSITO W, TAKADA Y, KURAGUCHI M, et al. High breakdown voltage AlGaIn/GaN power HEMT design and high current density switching behavior [J]. IEEE TED, 2003, 50 (12): 2528-2531.
- [2] TILAK V, GREEN B, KIM H, et al. Effect of passivation on AlGaIn/GaN HEMT device performance [C]// IEEE Int Symp on Compound Semiconductors. Calif, USA, 2000: 357-363.
- [3] 冯震, 张志国, 王勇. X 波段高输出功率凹栅 AlGaIn/GaN HEMT [J]. 半导体学报, 2007, 28(11): 1773-1776.
- [4] DESMARIS V, SHIU J Y, RORSMAN N, et al. Influence of oxynitride passivation on the microwave performance of

AlGaIn/GaN HEMTs [J]. SSE, 2008, 52(5): 632-636.

- [5] TAN W S. Passivation and high temperature effects of AlGaIn/GaN HEMTs [C]// 1st EMRS DTC Technical Conf. Edinburgh, UK, 2004.
- [6] WANG M J, SHEN B, XU F J, et al. Effects of the passivation of SiN_x with various growths stoichiometry on the high temperature transport properties of the two-dimensional electron gas in AlGaIn/GaN heterostructures [J]. Physics Letters A, 2007, 369(3): 249-254.
- [7] ANDREW P E, JEFFREY A M, STEVEN C B, et al. Improved reliability of AlGaIn-GaN HEMTs using an NH_3 plasma treatment prior to SiN passivation [J]. IEEE EDL, 2005, 26 (4): 225-227.
- [8] GUHEL Y. Impact of plasma pre-treatment before SiN_x passivation on AlGaIn/GaN HFETs electrical traps [J]. SSE, 2005, 49(10): 1559-1594.

(收稿日期: 2009-01-04)



作者简介:

周瑞(1975—), 男, 山西人, 工程师, 主要从事宽禁带半导体器件及电路的研究和淀积刻蚀相关工艺的研究;

冯震(1965—), 男, 石家庄人, 研究员, 主要从事宽禁带半导体器件及电路的研究。