

一种改进的超低压电压基准源设计

电子科技大学, 电子薄膜与集成器件国家重点实验室 游剑 刘永根 罗萍 张波 李肇基

摘要: 本文利用 NMOS 管与 PMOS 管栅源电压的温度特性及衬底偏置效应, 设计了一种带曲率补偿输出电压约为 233mV 的电压基准源。该电路结构简单, 电源抑制特性较好, 并与传统带隙基准电压的温度特性相似。利用 0.5- μm CMOS 工艺对电路进行仿真, 仿真结果表明: 电源电压为 1V 时, 在 -40°C 至 125°C 温度范围内, 基准源的温度系数约为 $11\text{ppm}/^{\circ}\text{C}$; 在 100Hz 和 10MHz 时电源抑制比分别为 -58.6dB 和 -40dB 。

关键词: 电压基准 衬底电压 阈值电压 曲率补偿

Improved Design of a Super Low Voltage Reference

You Jian, Liu Yonggen, Luo Ping, Zhang Bo, Li Zhaoji

(State key Laboratory of Electronic Thin Films and Integrated Devices,

University of Electronic Science and technology of China, Chengdu, 610054)

Abstract: A CMOS voltage reference based on differenced temperature characters of VGS and substrate bias effects of a NMOS and a PMOS is introduced. This circuit is simple with good PSRR. The temperature character is the same as traditional band-gap reference. The temperature coefficient is $11\text{ppm}/^{\circ}\text{C}$ from -40°C – 125°C and the power rejection ratio at 100 Hz and 10 MHz are -58.6dB and -40dB by simulating in a 0.5- μm CMOS process.

Key words: CMOS voltage reference, buck voltage, threshold voltage, curvature compensated.

1 概述

在便携式设备广泛使用的今天, 低电源电压和低功耗已经成为模拟电路设计的主要主题之一。其中电压基准源是模拟电路设计中的关键模块, 应用广泛。它一般要求低电源电压敏感性, 低温度漂移特性。传统的基准源电路都是基于带隙基准, 利用标准 CMOS 工艺中的垂直 PNP 管^[1], 但输出电压一般为 1.2V 左右。随着电路工作电压的继续下降, 基准源的输出电压也需要下降。作为可供选择的另一种方

案, 可以利用阈值电压的不同温度特性产生电压基准。利用有选择的沟道注入^[2], 不同浓度的栅注入引入功函数之差^[3]。但以上均不适用于标准的 CMOS 工艺。文献[4]提出了一种新的设计思路, 利用 NMOS 管 ΔV_{GS} 的负温度系数乘上权重与 PMOS 管的 ΔV_{GS} 的负温度系数相减后得到与温度无关的基准电压, 但 MOS 管阈值电压温度特性具有较大非线性, 故该基准输出电压的温度系数一般大于 $30\text{ppm}/^{\circ}\text{C}$, 只属于一阶温度补偿技术。因此本文利用衬底电压偏置效应, 来减小阈值电压的非线性, 改善电压基准

源的温度特性,达到二阶曲率温度补偿,满足高精度电路的要求。

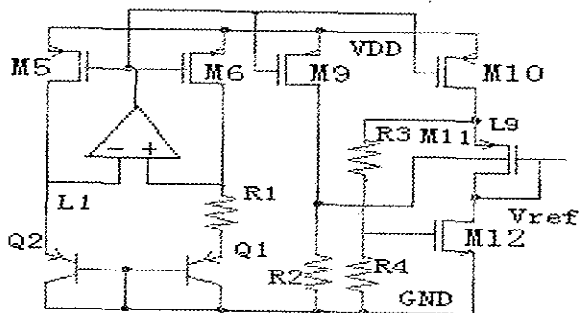


图1 本文所设计的低压基准源电路结构

2 改进的基准电路

2.1 核心电路工作原理

图1为改进的基准产生电路,M5-M6,R1及两个PNP晶体管Q1、Q2产生与绝对温度成正比的(PTAT)电流^[9];M9和R2为M11提供可变的衬底偏压来消除阈值电压的非线性;M11与M12提供 ΔV_{GS} 之间的差值产生基准电压;R3和R4为栅源电压的比较提供权重。M10为其提供偏置电流。基准电压的表达式为:

$$V_{ref} = \left(\frac{R_3 + 1}{R_4} \right) * V_{GS12} - V_{GS11} \quad (1)$$

$$V_{ref} = KV_{t12} - V_{t11} + K \sqrt{\frac{2I}{\mu_n K_n S_{12}}} - \sqrt{\frac{2I}{\mu_p K_p S_{11}}} \quad (2)$$

$$\text{其中 } K = \frac{R_3 + 1}{R_4}$$

$$\text{根据}^{[9]}: V_t = \phi_{ms} + 2\phi_f + \frac{Q_b}{C_{ox}} - \frac{Q_{ss}}{C_{ox}} \quad (3)$$

$$\text{其中: } Q_b = \sqrt{2qN_A \epsilon} (2\phi_f + V_{SB})$$

$$\phi_f = \frac{kT}{q} \ln \left(\frac{N_A}{n_i} \right)$$

$$n_i = \sqrt{N_c N_v} \exp \left(-\frac{E_g}{2kT} \right)$$

化简后可得:

$$\phi_f = \frac{kT}{q} \ln \left(\frac{N_A}{\sqrt{N_c N_v}} \right) + \frac{E_g}{2q} \quad (4)$$

$$V_t = M + 2TP + \sqrt{N(2\phi_f + V_{SB})} \quad (5)$$

只考虑阈值电压有:

$$V_t' = KV_{t12} - V_{t11} = K(M_{12} - M_{11}) + 2T(KP_{12} - P_{11}) + K\sqrt{N_{12}(2\phi_f)} - \sqrt{N_{11}(2\phi_f - V_{BS})} \quad (6)$$

$$\text{其中: } M = \phi_{ms} + \frac{E_g}{q} \frac{Q_{ss}}{C_{ox}}$$

$$N = 2qN_A \epsilon, \quad P = \frac{k}{q} \ln \left(\frac{N_A}{\sqrt{N_c N_v}} \right)$$

其中PMOS有衬底偏置效应,由上式可以看到阈值电压具有非线性,而由(4)可知, ϕ_f 的温度系数为线性,如果可以在 V_{BS} 中引入与 ϕ_f 的温度呈线性而温度系数相同的量,则可以消除系数K的影响,从而消除阈值电压的非线性。引入PTAT电流后,PMOS管的衬底电压为正温度系数。另外由于PMOS的源电压出现在根号下面,所以也可以近似认为负温度系数。从仿真波形(图5)也可以看到假设是可以接受的。综合起来 V_{BS} 为正温度系数。因此可以实现消除非线性问题。 $M5-M8$ 及两个PNP管产生PTAT电流^[9],得到 V_{BS} 为:

$$V_{BS} = V_t \ln(n) * \frac{R_2}{R_1} - KV_{GS12} \quad (7)$$

n 为 Q_1 和 Q_2 发射极面积之比

设: $V_{GS12} = a - bT$

$$V_{BS} = \left(\frac{K \ln(n) * R_2}{R_1} + b \right) * T - K * a \quad (8)$$

将(4),(8)代入(6)后对T求导:

$$\frac{dV_t'}{dT} = 2(KP_{12} - P_{11}) + \left(\frac{\sqrt{N_{11}}}{\sqrt{2\phi_f + V_{BS}}} - K * \sqrt{\frac{2N_{12}}{\phi_f}} \right) * P + \frac{\sqrt{N_{11}}}{\sqrt{2\phi_f + V_{BS}}} \left(\frac{K \ln(n) * R_2}{R_1} + b \right)$$

因为后两项远小于第一项,因此可以忽略得到:

$$K = \frac{P_{12}}{P_{11}}, \text{令(6)中后两项为零,有}$$

$$V_{BS} = \frac{2\phi_f(K^2 N_{12} - N_{11})}{N_{11}} \quad (9)$$

由(4)(8)(9)三式可以求得:

$$R_2 = \frac{2P * \left(\frac{K^2 N_{12} - 1}{N_{11}} \right) - b}{K \ln(n)/q} * R_1 \quad (10)$$

确定了K后,可以根据(2)令后两项为零可以得到M11与M12的宽长比 S_{11}/S_{12} 为:

$$\frac{S_{11}}{S_{12}} = \frac{\mu_n K_n}{K^2 \mu_p K_p} \quad (11)$$

2.2 低压运放电路

为了产生PTAT电流,传统的自偏置结果不能适用于低压的情况^[9]。因此采用了NMOS差分对输入的低压运放^[7],电源电压为1V。电路结构如图2所示:M24-M26为偏置电路,M21-M33为折叠式运放,VN,VP为运放的两个输入端,OUT1为运放的输出,C1进行环路补偿,调节偏置管M25及图1中M5和M6管。

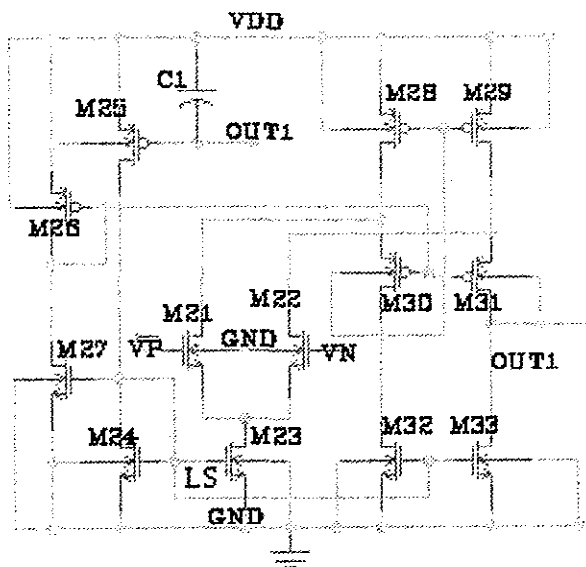


图2 低压运放电路结构

2.3 启动电路

为了避免零电流状态加入了M16-M20的启动电路^[9]。工作原理为:当PTAT电流源电流为零时,

VN端为低电平,M16与M17构成的反相器输出高电平,M19和M20处于线性区,M15导通向图2运放的偏置管提供电流。当PTAT电流源正常工作后,VN使M17导通,关断M19,M20和M15从而不影响主电路的正常工作。具体电路图如图3所示:

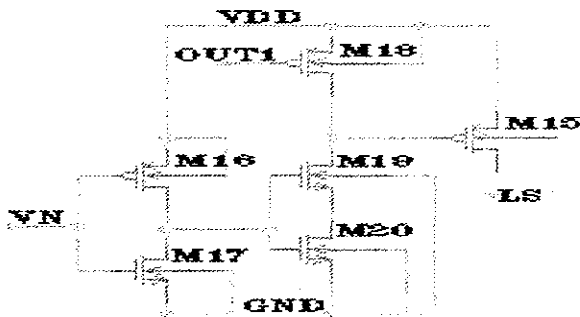


图3 启动电路结构

3 仿真结果

3.1 温度特性的仿真

采用0.5CMOS工艺对电路的温度特性、启动特性和电压抑制比进行了仿真分析。图4为温度特性仿真曲线,仿真扫描温度范围为 -40°C — 125°C 。其温度变化幅度约为 0.42mV ,温度系数约为 $11\text{ppm}/^{\circ}\text{C}$ 。由于 μ_n 与 μ_p 的温度系数略有不同,使得最后的基准电压还是与温度有关。相比^[9],本文实现了温度的二阶补偿。

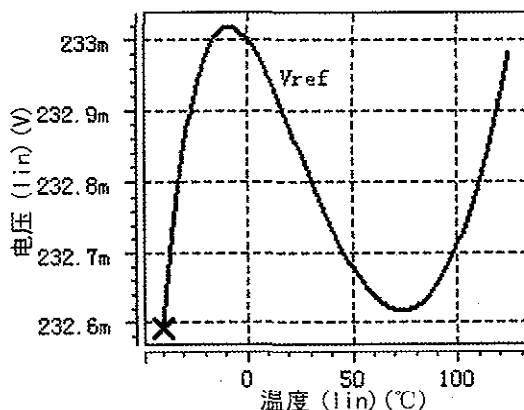


图4 输出电压温度特性

图5为节点L9(见图1)的电压波形,从结果可以看到电压近似为负温度系数。因此利用它的这一

性质在^[4]中实现了一阶温度补偿。也证实了在 2.1 节的分析中,可以用于产生线形特性的电压 V_{BE0} 。

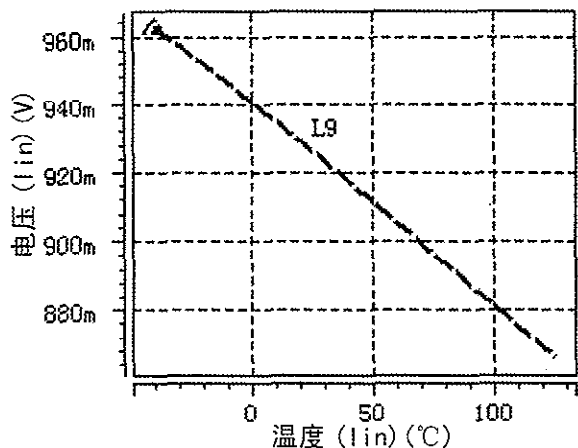


图 5 L9 节点电压随温度的变化情况

3.2 启动电路的仿真

图 6 为基准电路的启动波形,随着电源电压的身高,基准电压的输出在大约 200us 后达到稳定值。启动电路能正常工作。

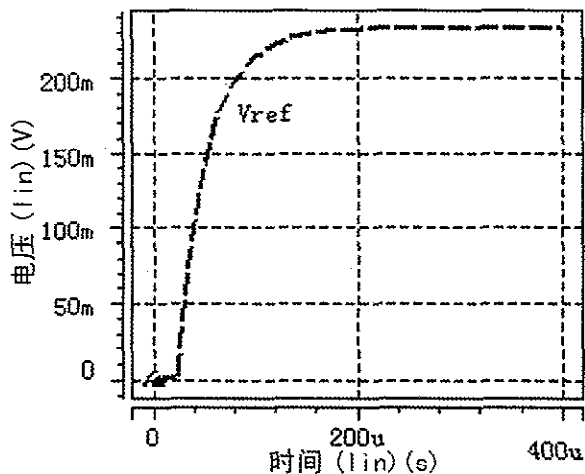


图 6 启动电路的仿真波形

3.3 电源抑制比的仿真

图 7 为电源抑制比波形。仿真激励为在室温下,在直流电源上叠加一个 1V 的交流信号。测量基准源输出的变化,可以看到在 100Hz 和 10MHz 时,电源抑制比分别为 -58.6dB 和 -40dB。对比文献[4]中数据,得到了改善。原因是当电源电压波动时,M11

管的衬底电位会跟随变化。该特性满足开关电源和 LDO 应用要求。

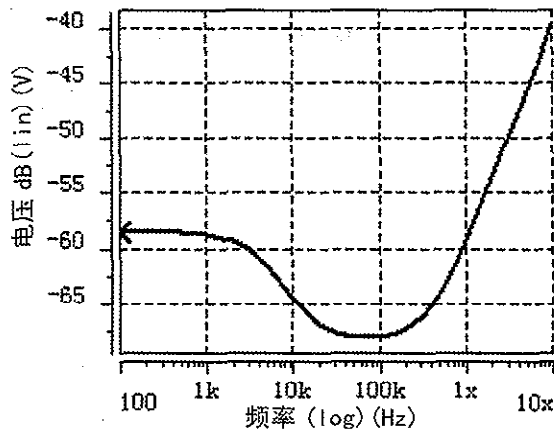


图 7 电源抑制特性

4 结论

本文利用 NMOS 管与 PMOS 管栅源电压的温度特性及衬底偏置效应,设计了一种带曲率补偿输出电压约为 233mV 的电压基准源。首先详细分析本文所采用的曲率补偿原理,然后设计基准核心模块、低压运放和启动电路,最后给出了电路性能仿真结果。该电路结构简单,电源抑制特性较好,与传统带隙基准电压的温度特性相似。利用 0.5- μ m CMOS 工艺对电路进行仿真,仿真结果表明:该电路实现了温度的二阶补偿,并具有较高的电源抑制比;电源电压为 1V 时,在 -40°C 至 125°C 温度范围内,基准源的温度系数约为 11ppm/°C;在 100Hz 和 10MHz 时电源抑制比分别为 -58.6 dB 和 -40dB。**CC**

参考文献

- [1] H. Banba, H. Shiga, A. Umezawa, T. Tanzawa, S. Atsumi and K. Sakui, "A CMOS Bandgap Reference Circuit with sub 1-V Operation," IEEE Journal of Solid-State Circuits, vol.34, pp. 670-674, May 1999
- [2] H. Tanaka, Y. Nakagome, J. Etoh., E. Yamasaki, M. Aoki, and K. Miyazawa, "Sub-1- μ A dynamic

(下转第 23 页)

设备的特点,我们对左边的结构做了大幅度简化。

核心的比对部分之外,关键任务就是实时地获取各主/从设备的数据流。这在 AXI-VIP(也包括 Synopsys 公司的其他 VIP)中,已经有现成函数可用。本所工程师在两天时间内就学会使用,并结合实际完成了代码的开发与调试。

AXI-VIP 包括主设备、从设备、与监控设备。它们在数据交易的几个关键点将得到一次函数回调(callback)的机会,如表 1 所示。

表 1

	post_input_channel_get	pre_output_channel_put	pre_activity_channel_put
dw_vip_axi_master_rvm_callbacks	Implemented	Implemented	Not implemented
dw_vip_axi_slave_rvm_callbacks	Implemented	Implemented	Implemented
dw_vip_axi_monitor_rvm_callbacks	Not implemented	Not implemented	Implemented

依据这些回调函数对应的数据交易阶段,我们选取主设备的 post_input_channel_get、从设备的 pre_output_channel_put 两函数来获取交易数据。

其他函数也可以用来获取数据,如监控设备的 pre_activity_channel_put,就可以得到输入、输出两方面的数据。具体请参看 AXI-VIP 使用手册^[2]。

另外,VMM 回调函数还可以用于控制验证流程、插入错误数据等等,限于篇幅,本文不再展开。

6 结语

因为芯片验证工作的趋势是需要更多的软件知识和技巧。本文以中科院计算所的 SoC 项目为例,讲解了如何充分利用专业的验证语言基本库和商用的仿真模型,快速建立测试平台。文中详细介绍了各部件的使用,和 AXI-VIP 对象如何纳入 VMM 框架,以及这样做的实际意义。

VMM 方法基于 SystemVerilog 语言,提供了完整

的函数库,而作为补充的 AXI-VIP,功能完备且易用性强。基于这一新方法,本所验证组工程师在五个工作日内快速建立了一套可方便扩展的测试平台。在建立新系统的过程

中,发现一个设计的漏洞,充分体现了该方法的高效性。CIC

参考文献

1. Verification Methodology Manual. Synopsys, Inc. & ARM, Inc.
2. Using the DesignWare Verification Models for the AMBA 3 Protocol. Synopsys, Inc.

上接第 27 页

reference voltage generator for battery-operated DRAMs," IEEE J. Solid-state Circuits, vol. 29, pp. 448-453, Apr.1994.

[3] H.J. Oguey and B. Gerber, "MOS voltage reference based on polysilicon gate work function difference," IEEE J. Solid-state Circuits, vol. SC-15, pp. 264-269, June.1980.

[4] K.N. Leung and P.K.T. Mok, "A CMOS Voltage Reference Based on Weighted ΔV_{GS} for CMOS Low-Dropout Linear Regulators." IEEE Journal of Solid-State Circuits, vol.38, pp. 146-150, Jan 2003

[5] 毕查德.拉扎维. 模拟 CMOS 集成电路设计[M] 西安:西安交通大学出版社, 2003;309-320

[6] S. M. Sze, Physics of Semiconductor Devices, Wiley, New York, 1981, 433-453

[7] Yeong-Tsair Lin, "A Low Voltage CMOS Bandgap Reference." IEEE-NEWCAS Conference, 2005, 227 - 230

[8] A. Cabrini, "A 1V, 26 Extended Temperature Range Band-gap Reference in 130-nm CMOS Technology." Solid-state Circuits Conference, Proceedings of the 31st European, 2005, 503 - 506